

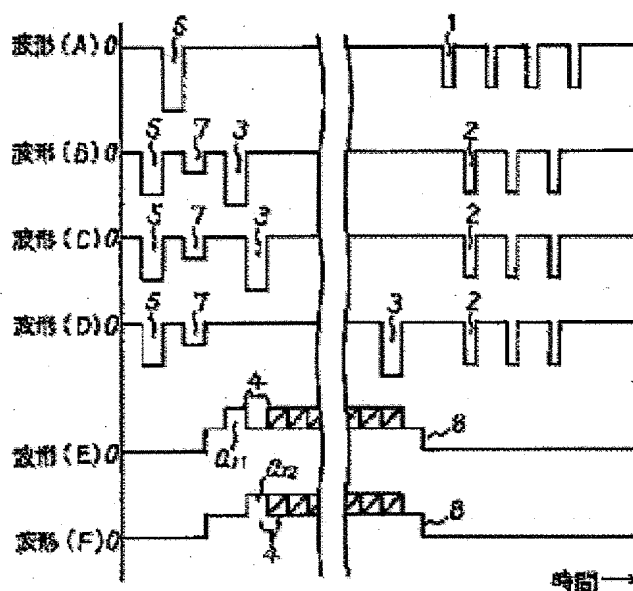
**DRIVING METHOD FOR PLASMA DISPLAY PANEL****Publication number:** JP7295506**Publication date:** 1995-11-10**Inventor:** SANO YOSHIO; NAKAMURA SHIYUUJI**Applicant:** NIPPON ELECTRIC CO**Classification:****- international:** G09G3/288; G09G3/20; G09G3/28; G09G3/20;  
G09G3/28; (IPC1-7): G09G3/28**- European:****Application number:** JP19940089277 19940427**Priority number(s):** JP19940089277 19940427

Report a data error here

**Abstract of JP7295506**

**PURPOSE:** To reduce the power consumption required to write data as to the AC type plasma display panel driving method.

**CONSTITUTION:** Plural data pulses 4 are superposed on data base pulses 8 in identical polarity relation and the data base pulses 8 are so set that a voltage difference in reference voltage between a column electrode and a scanning electrode is lower than the discharge start voltage between the column electrode and scanning electrode at the time, of write discharge. The data base pulses 8 have maximum pulse width is set within a period of one subordinate field when one field is divided into (n) (n: integer larger than 1) subordinate fields and information of one picture is written and displayed in each subordinate field, the period of the field includes a period wherein the data base pulses are stopped and a column electrode returns to the reference voltage, and this period includes at least one of a preliminary discharge pulse or preliminary discharge erasure pulse.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-295506

(43) 公開日 平成7年(1995)11月10日

(51) Int.Cl.<sup>6</sup>

G 0 9 G 3/28

識別記号

庁内整理番号

F I

技術表示箇所

B 9378-5G

E 9378-5G

審査請求 有 請求項の数 4 O L (全 11 頁)

(21) 出願番号 特願平6-89277

(22) 出願日 平成6年(1994)4月27日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 佐野 興志雄

東京都港区芝五丁目7番1号 日本電気株式会社内

(72) 発明者 中村 修士

東京都港区芝五丁目7番1号 日本電気株式会社内

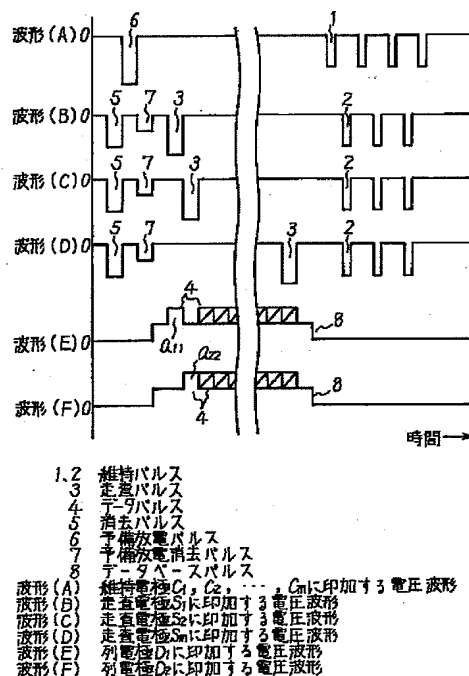
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 プラズマディスプレイパネルの駆動方法

(57) 【要約】

【目的】 AC型プラズマディスプレイパネル駆動方法において、データの書き込みに要する電力消費を低減する。

【構成】 本発明の駆動方法は、複数のデータパルス4がデータベースパルス8に同極性で重畳され、データベースパルス8は、基準電圧に対して列電極と走査電極との間の電圧差が書き込み放電における列電極と走査電極との間の放電開始電圧以下となるように設定される。そのパルス幅は、1フィールドを $n$  ( $n$ は1以上の整数)以上のサブフィールドに分割し、各サブフィールドで1面の情報を書き込み、かつ表示を行なう場合にデータベースパルス8が最長でも1サブフィールドの期間内に設定され、フィールドの期間内にデータベースパルスが停止して列電極が基準電圧に戻る期間を有し、この期間内に消去パルス、予備放電パルス、または予備放電消去パルスの少なくとも1つが含まれるように設定される。



## 【特許請求の範囲】

【請求項1】 少なくとも、平行する複数の列電極と、これら列電極と直交し平行する複数の走査電極と、これらの電極のマトリックスの各点に配設されるセルとを有するACメモリ型のプラズマディスプレイパネルを駆動する場合、アドレス時に前記セルを書き込みパルスにより放電させ、前記各セルの放電を維持パルスにより維持し、前記放電を消去パルスにより消滅させるプラズマディスプレイパネルの駆動方法において、少なくとも2個以上の連続するデータパルスが、これらのデータパルスと同極性のデータベースパルスにそれぞれ共通に重畳されるとともに、前記列電極と前記走査電極との間の電圧差が、書き込み放電における前記列電極と前記走査電極との間の放電開始電圧以下となるように、前記データベースパルスの電圧を設定することを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項2】 1フィールドをn (nは1以上の整数)以上のサブフィールドに分割し、これら各サブフィールドで1面の情報を書き込みかつ表示を行なう場合に、前記データベースパルスが最長でも1サブフィールドの期間内に設定され、前記1サブフィールドの期間内に前記データベースパルスが停止して前記列電極が所定の基準電圧の電位に復帰する期間を有し、かつこの期間内に前記消去パルス、前記予備放電パルスまたは予備放電消去パルスの少なくともひとつが含まれることを特徴とする請求項1記載のプラズマディスプレイパネルの駆動方法。

【請求項3】 前記データベースパルスが、前記消去パルスおよび前記維持パルスの供給タイミング以外のタイミングで供給されることを特徴とする請求項1記載のプラズマディスプレイパネルの駆動方法。

【請求項4】 前記データベースパルスの最長期間が、前記1サブフィールドの期間内であって前記維持電極および前記走査電極に前記維持パルスが供給され続ける期間までを含むことを特徴とする請求項1記載のプラズマディスプレイパネルの駆動方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、近年進展が著しいパーソナルコンピュータやオフィスワークステーション、ないしは将来の発展が期待されている壁掛テレビ等に用いられる、いわゆるドットマトリックスタイプのメモリ型ACプラズマディスプレイパネルの駆動方法に関する。

## 【0002】

【従来の技術】 従来のAC型プラズマディスプレイパネルの一般的な動作原理が共立出版社刊「プラズマディスプレイ」1983. 11発行の20~39頁に記載されている。プラズマディスプレイの構造を示した図8を参照すると、同図(a)は平面図、同図(b)は同図

(a)のx-x'における断面図である。このプラズマ

ディスプレイパネルは、ガラスよりなる第1絶縁基板11、同じくガラスよりなる第2絶縁基板12、透明な維持電極13a、透明な走査電極13b、透明な維持電極13aや透明な走査電極13bに十分な電流を供給するための金属電極13c、列電極14、HeまたはXe等の放電ガスが充填される放電ガス空間15、放電ガス空間を確保するとともに画素を区切る隔壁16、放電ガスの放電により発生する紫外線を変換する蛍光体17、維持電極13aおよび走査電極13bを覆う絶縁層18a、列電極14を覆う絶縁層18b、および絶縁層18aを放電より保護するMgO等よりなる保護層19で構成される。

【0003】 なお、図8(a)において、縦・横の隔壁で囲まれた区画が画素20となり、走査電極 $S_i$  ( $i=1, 2, \dots, m$ )と列電極 $D_j$  ( $j=1, 2, \dots, n$ )の交点の画素を $a_{ij}$ で示す。図8(b)の蛍光体17を画素毎に3色に塗り分ければ、カラー表示のプラズマディスプレイが得られる。ディスプレイの表示方向は、図8(b)の上面あるいは下面のどちらでも可能であるが、この例の場合は下面の方が好ましい。

【0004】 このようなプラズマディスプレイパネルの駆動方法の一例は特開平4-195188号公報に記載されている。同公報記載の構成図を本発明の構成に対応させて図示するとともに、プラズマディスプレイパネルの電極配置のみに着目した図9を参照すると、プラズマディスプレイパネル10、第1絶縁基板11と第2絶縁基板12を張り合わせた内部に放電ガスを封入し気密にシールするシール部21、維持電極13a ( $C_1, C_2, \dots, C_n$ )、走査電極13b ( $S_1, S_2, \dots, S_m$ )、列電極14 ( $D_1, D_2, \dots, D_{n-1}, D_n$ )を有する。

【0005】 つぎに、このようなプラズマディスプレイパネルを用いて、階調表示を行う場合を考える。走査と維持を分離したサブフィールド方式の説明用の図を示した図10を参照すると、横軸は時間であり、縦軸は走査電極を表しており、1フィールドをk個のサブフィールド(図10の場合はSF1~SF8の8個のサブフィールド)に分割し、それぞれのサブフィールドにおける各画素の発光回数を $2^n$ で重みづけて、輝度階調を次のように表現する。

## 【0006】

$$\text{輝度} = \sum_{n=0}^{K-1} (L \times 2^n) \times a_n$$

【0007】  $a_n$ は1または0の値をとる変数である。図10は $k=8$ の場合を示しており、 $2^8=256$ 階調の表現ができる。 $k=1$ であれば、1フィールド=1サブフィールドであり、2階調(オンかオフ)の表示ができる。

【0008】 図11は、図8および図9に示したプラズ

3

マディスプレイパネルの、1つのサブフィールドにおける駆動電圧波形および発光波形の一例を示す図である。

【0009】波形(A)は維持電極13aの $C_1$ ,  $C_2$ , ...,  $C_n$ に印加する電圧波形、波形(B)は走査電極13bの $S_1$ に印加する電圧波形、波形(C)は走査電極13bの $S_2$ に印加する電圧波形、波形(D)は走査電極13bの $S_n$ に印加する電圧波形、波形(E)は列電極14の $D_1$ に印加する電圧波形、波形(F)は列電極14の $D_2$ に印加する電圧波形、波形(G)は画面素20の $a_{11}$ の発光波形をそれぞれ示している。

【0010】波形(E)および(F)の斜線を有するパルスは、書き込みすべきデータの有無に従ってパルスの有無が決定されていることを示す。データ電圧波形として、図11では画面素 $a_{11}$ 、 $a_{22}$ にデータを書き込む場合を示している。3行目以降の画面素については、データの有無により表示が行われることを示している。すなわち、波形(E)の走査電極 $S_1$ の走査パルス33に対応して書き込まれるデータパルスは波形(E)の1番目のパルス $a_{11}$ を示し、波形(C)の走査電極 $S_2$ の走査パルス33に対応して書き込まれるデータパルスは波形(F)の2番目(1番目は空白)のパルス $a_{22}$ を示している。波形(A)の維持電極13aの $C_1$ ,  $C_2$ , ...,  $C_n$ には、維持パルス31と予備放電パルス36を印加する。また、波形(B)~(D)の走査電極13bの $S_1$ ,  $S_2$ , ...,  $S_n$ には、これらの電極に共通した維持パルス32、消去パルス35、および予備放電消去パルス37のほか、各走査電極に独立したタイミングで走査パルス33を線順次に供給する。各列電極 $D_j$  ( $j=1, 2, \dots, n$ )には、発光データがある場合は、データパルス34を走査パルス33に同期して供給する。

【0011】再び図8、図9に示した構成のプラズマディスプレイパネルを併せて参照すると、まず消去パルス35によって、直前のサブフィールドで発光していた画面素20を消去する。つぎに、予備放電パルス36により、全ての画面素20を1度強制的に放電させ、さらに予備放電消去パルス37で予備放電を消す。これにより、つぎに供給する走査パルスでの書き込み放電を起り易くしている。

【0012】予備放電36を消去後、走査電極 $S_1 \sim S_n$ と列電極 $D_1$ および $D_2$ の間に同じタイミングで走査パルス33とデータパルス34を供給して書き込み放電を行わせると、その後は隣り合う維持電極13aと走査電極13bの間で、維持パルス31と維持パルス32とにより維持放電が持続される。このような機能はメモリー機能と呼ばれる。維持放電の回数により、各サブフィールドの発光輝度が制御される。

【0013】つぎに、プラズマディスプレイパネルの異なる駆動法の他の例が特開平4-42289号公報に記載されている。同公報記載の駆動方法に基づき、サブフィールドの構成を示した図12を参照すると、書き込み

4

放電のタイミング(太斜線)とともに、維持放電の消去タイミング(細斜線)も走査されている。また、予備放電は1フィールドに1回としている。走査電極 $S_1 \sim S_n$ に対応して1フィールド期間が区間 $T_1 \sim T_n$ および予備放電区間に分割され、各区間のうち32L, 16L, 8L, 4L, 2LおよびLが発光時間を、それ以外の空白区間が非発光時間を示している。

【0014】この図12に対応する1つのサブフィールドの駆動波形を図13に示す。図11に示した駆動波形と異なり、維持パルスが継続的に印加されている。また、1つの維持パルス周期の中に3つの走査パルスが印加され、これと同期してデータパルスが印加される。データパルスは維持パルスや消去パルスと重ならないようにしている。消去パルスは、この3つの走査パルスに対応して3つの走査電極に同時に印加され、これを一組として走査されている。

【0015】

【発明が解決しようとする課題】しかしながら、従来の駆動方法ではデータパルス電圧を十分に高くしないと、書き込み放電が確実に起こらないことがあった。しかし、データ電圧を高くすると、データの書き込みに必要な電力消費が増大するという問題がある。即ち、データパルスを供給される列電極と列電極、あるいは列電極と走査電極、列電極と維持電極間にはそれぞれ静電容量があり、これらの静電容量をCとする。電圧がVのデータパルスを列電極に供給すると、これらの静電容量Cの充放電が起こる。この充放電により、列電極には電流が流れ、電力が消費される。この電力は $CV^2$ の大きさになるので、データパルス電圧が高くなると電力消費が急速に増大する。

【0016】なお、書き込み放電を確実に起こすには、走査パルス電圧を高めることも考えられる。しかし、走査パルス電圧は、維持パルス電圧に対してむやみに高めると誤放電を起こすことがある。また、走査パルス電圧を発生する駆動回路の動作電圧の制約から、走査パルス電圧を高めることができる上限がある。

【0017】本発明の目的は、上述した欠点に鑑みながら、書き込み放電が確実に起こる高い値にデータパルス電圧を設定しても、電力消費を低くできるプラズマディスプレイパネルの駆動方法を実現することにある。

【0018】

【課題を解決するための手段】本発明のプラズマディスプレイパネルの駆動方法は、少なくとも、平行する複数の列電極と、これら列電極と直交し平行する複数の走査電極と、これらの電極のマトリックスの各点に配設されるセルとを有するACメモリ型のプラズマディスプレイパネルを駆動する場合、アドレス時に前記セルを書き込みパルスにより放電させ、前記各セルの放電を維持パルスにより維持し、前記放電を消去パルスにより消滅させ

5

るプラズマディスプレイパネルの駆動方法において、少なくとも2個以上の連続するデータパルスが、これらのデータパルスと同極性のデータベースパルスにそれぞれ共通に重畳されるとともに、前記列電極と前記走査電極との間の電圧差が、書き込み放電における前記列電極と前記走査電極との間の放電開始電圧以下となるように、前記データベースパルスの電圧を設定することを特徴とする。

【0019】また、1フィールドを $n$  ( $n$ は1以上の整数)以上のサブフィールドに分割し、これら各サブフィールドで1面の情報を書き込みかつ表示を行なう場合に、前記データベースパルスが最長でも1サブフィールドの期間内に設定され、前記1サブフィールドの期間内に前記データベースパルスが停止して前記列電極が所定の基準電圧の電位に復帰する期間を有し、かつこの期間内に前記消去パルス、前記予備放電パルスまたは予備放電消去パルスの少なくともひとつが含まれることを特徴とすることもできる。

【0020】さらに、前記データベースパルスが、前記消去パルスおよび前記維持パルスの供給タイミング以外  
20のタイミングで供給されることを特徴とすることもできる。

【0021】さらにまた、前記データベースパルスの最長期間が、前記1サブフィールドの期間内であって前記維持電極および前記走査電極に前記維持パルスが供給され続ける期間までを含むことを特徴とすることもできる。

【0022】

【実施例】本発明のプラズマディスプレイパネルの駆動方法は、その原理図を示した図2(a)および(b)を参照すると、複数のデータパルス4に共通に、データベ  
30ースパルス8を供給するようにした。このようにするとデータパルスの電圧は従来より低くて済むので、データの書き込みによる充放電の電力を小さくできる。

【0023】この時、データベースパルスのロウレベルからハイレベルへの立ち上がりやハイレベルからロウレベルへの立ち下がりでは、やはり充放電の電力を有するが、図2(a)および(b)から判るとおり、データベ  
40ースパルス8は複数のデータパルス4にわたって共通になっているから、データベースパルスの立ち上がりや立ち下がりの回数はデータパルスの立ち上がりや立ち下がりの回数に比較してはるかに少ない。従って、静電容量Cの充放電にかかる電力を減らすことができる。

【0024】データベースパルスの電圧の設定を示した図3を参照すると、データベースパルス8は電圧 $V_{b1}$ よりも低く設定すればよい。この時、データパルス4の電圧は、従来例におけるデータパルス電圧と比較して、データベースパルス電圧の分だけ低い電圧に設定できることが判る。

【0025】なお、前述した従来例の図8(b)から判るように列電極14は蛍光体17および絶縁層18bに  
50

6

おおわれていて、交流で動作するので、データベースパルス8はときどき列電極14の基準電圧(多くの場合は接地レベル)に戻してやる期間が必要である。この期間には、蛍光体17の表面に、放電で生じたイオンや電子が付着して、走査の準備ができることが必要である。このために、この期間には面放電側で放電を生じる消去パルス、予備放電パルス、または予備放電消去パルスの少なくともひとつが含まれることが必要である。

【0026】また、データベースパルスを用いた場合の異なる作用として、2次放電の抑制作用がある。2次放電とは、パルスの印加が取り除かれた時点で起こる放電である。データパルス単独では、データパルス電圧が高くなると、この2次放電を生じる。この結果、書き込み放電により面放電側に蓄積された表面電荷がなくなり、書き込み時の放電が維持放電に継続されないことがある。本発明のデータベースパルスがある場合は、データパルスの電圧を従来より低くできるので、この2次放電を効果的に抑制できる。その結果、書き込み放電から維持放電への移行を確実にすることができものである。

【0027】なお、本発明を実施するプラズマディスプレイパネルとして、前述した図8、図9に示したものを  
用いた。従って、再び図8(a)、同図(b)および図9を参照しながら説明する。

【0028】走査電極13bの $S_1, S_2, \dots, S_n$ は480本、維持電極13aの $C_1, C_2, \dots, C_n$ は480本、列電極14の $D_1, D_2, \dots, D_{n-1}, D_n$ は1920本である。各画素のピッチは、列電極間は0.35mm、走査電極間は1.05mmである。また走査電極と列電極の距離は0.2mmである。また、図8(b)において、第1絶縁基板11は3mm厚のソーダ  
30ガラス、第2絶縁基板12はやはり3mm厚のソーダガラス、維持電極13aは透明なネサ膜、走査電極13bはやはり透明なネサ膜、金属電極13cは銀の厚膜、列電極14は銀の厚膜電極、放電ガス空間15は全圧で400 Torrで3%のXeを混合した7対3のHeとNeよりなる放電ガスが充填され、隔壁16は第1絶縁基板11と第2絶縁基板12によって挟み込まれ各画素20の間を区切る厚膜プロセスで形成した。蛍光体17は放電ガスの放電により発生する紫外光を可視光に変換する $Zn_2SiO_4:Mn$ など、絶縁層18aは行電極13を覆う厚膜の透明グレースよりなり、絶縁層18bは同じく列電極14を覆うやはり厚膜の白色グレースよりなり、保護層19はガス放電より絶縁層18aを保護する厚さ2 $\mu m$ のMgOである。

【0029】1フィールドを構成するサブフィールドも従来例の図10と同様で8サブフィールドSF1~SF8を用い、もっとも輝度の低いサブフィールドSF1の維持パルスは、走査パルスの1回を含めて4回とし、それ以後の上位のサブフィールドSF2~SF8の維持パルスは、走査パルスの1回をそれぞれ含めて、4回に2

7

をかけた回数とした。従って、SF2が8回、SF3が16回、…、となり、最高輝度を与えるサブフィールドSF8の維持パルス数は走査パルスの1回を含めて512回である。

【0030】図1に本発明の第1の実施例の駆動波形を示す。図1を参照すると、波形(A)は維持電極13aのC<sub>1</sub>、C<sub>2</sub>、…、C<sub>n</sub>に印加する電圧波形、波形(B)は最初の走査電極13bのS<sub>1</sub>に印加する電圧波形、波形(C)は次の走査電極13bのS<sub>2</sub>に印加する電圧波形、波形(D)は最後の走査電極13bのS<sub>n</sub>に印加する電圧波形、波形(E)は列電極14のD<sub>1</sub>に供給される電圧波形、波形(F)は列電極14のD<sub>2</sub>に供給される電圧波形をそれぞれ示している。

【0031】波形(E)や波形(F)の斜線を有するパルスは、書き込みすべきデータの有無に従ってパルスの有無が決定されていることを示す。たとえば、データ電圧波形として、図1では画素a<sub>11</sub>、a<sub>22</sub>にデータを書き込む場合を示している。3行目以降の画素については、データの有無により表示が行われることを示している。すなわち、波形(B)の走査パルスに対応して書き込まれるデータパルスは波形(E)の1番目のパルスa<sub>11</sub>を示し、波形(C)の走査パルスに対応して書き込まれるデータパルスは波形(F)の2番目(1番目はデータ無しのため空白)のa<sub>22</sub>のパルスを示している。

【0032】波形(A)の維持電極13aのC<sub>1</sub>、C<sub>2</sub>、…、C<sub>n</sub>には、維持パルス1(パルス幅が2μ秒、周期が6μ秒、電圧が-150V)が供給される。また、走査電極13bのS<sub>1</sub>、S<sub>2</sub>、…、S<sub>n</sub>には、これらの電極に共通した維持パルス2(パルス幅、周期、電圧は維持パルス1に同じ)のほかに、各走査電極に独立したタイミングで走査パルス3(パルス幅が3μ秒、電圧が-150V)が順次に供給されている。データパルス4は走査パルス3と同じパルス幅で電圧60V、消去パルス5はパルス幅が5μ秒で電圧は維持パルス1と同じ、予備放電パルス6はパルス幅が10μ秒で電圧が-300V、予備放電消去パルスはパルス幅が10μ秒で電圧が-30Vとした。

【0033】また本発明のデータベースパルス8は、パルス幅1.5ミリ秒、電圧60Vとした。この電圧値は、列電極と走査電極との間の電圧差が、書き込み放電における列電極と走査電極との間の放電開始電圧以下となるように設定した。

【0034】従来は、駆動用ICの制約もあり、データパルス電圧として80Vを用いていた。従ってこの時の消費電力P<sub>1</sub>は列電極間および列電極に対する走査電極、維持電極間の静電容量をCとすると、

$$P_1 = CV^2 = C \times 80 \times 80 = 6400C$$

となる。これに対して、データベースパルス8を用いた場合の消費電力P<sub>2</sub>はデータ電圧が60Vであるから、

$$P_2 = C \times 60 \times 60 = 3600C$$

8

となる。従って、データ4の書き込みに要する電力が従来の56%と大きく削減された。この時データベースパルス8による電力消費は、通常のテレビ画像表示の場合におけるデータパルスの約1/100以下であり無視できる。

【0035】なお、データベースパルス8を、パルスではなく、単にバイアス電圧として直流でデータパルス4に重畳した場合は、上記のような効果はなく、データパルスとしては、120Vの値が必要であった。また、この結果から判るように、図3における基準電圧としては、通常は0Vの接地電位となっているが、必ずしもこれにこだわらず、DC電圧を供給しておいてもよい。

【0036】また、データベースパルス8は図1とは異なるが、維持パルス1、維持パルス2が印加され続けている期間まで延長しても、図1の場合と同等の効果があつた。

【0037】次に、本発明の第2の実施例のデータ電圧波形を従来のデータ電圧波形と比較して示した図4を参照すると、本実施例のサブフィールドの使い方は図12と同じである。また維持電極や走査電極の電圧波形も図13と同じなのでここでは説明を省略してある。この例は、第1の実施例が全走査電極に対し連続してデータを書き込み放電するのに対し、走査電極S<sub>1</sub>～S<sub>3</sub>、S<sub>4</sub>～S<sub>n</sub>の様に3走査電極ごとにデータを間欠的に書き込み放電する場合の例である。維持パルスが4回供給された後で消去パルスが供給されて次のデータに書き替えられる。データベースパルス8は、維持パルスや消去パルスが印加されるタイミングでは供給しないようにしている。各走査電極毎にデータベースパルス8が制御できるように回路を構成した場合は、例えば消去パルスが供給される期間、および予備放電期間だけデータベースパルス8を停止し、それ以外の期間はデータベースパルス8を供給し続けてもよい。

【0038】図1および図4に示した波形を作るには一般に市販されているICや個別のトランジスタなどを用いて作ることができる。その例を図5～図7に示す。

【0039】本発明の駆動方法に用いられる駆動回路の一例を示した図5(a)を参照すると、端子TM1および端子TM2間にFETQ1およびFETQ2が直列接続されこの直列接続点と端子TM3との間にFETQ3およびFETQ4が直列接続され、その直列接続点が端子TM4に接続されて構成されている。この回路の一组が1つの走査電極13bに接続される。端子TM1は基準電圧のレベルに、端子TM2はデータベースパルス8の電圧を与える直流電源に、端子TM3はデータベースパルス8とデータパルス4の電圧値の和を与える直流電源に、端子TM4はそれぞれの走査電極13aに接続される。

【0040】図5(b)に、それぞれのFETのオン、オフのタイミングと端子TM4に現れる出力電圧の関係

を示した。以下では指定しないFET以外はオフになっているものとする。

【0041】期間T1では、FET、Q2とFET、Q4がオンとなっており、端子TM4の電圧は端子TM1に供給される基準電圧に等しい。

【0042】期間T2ではFETQ1とFETQ4がオンとなり、端子TM4の電圧は、端子TM2に供給されるデータベースパルス8の直流電圧の値V2に等しくなる。この時電流はFETQ4の寄生ダイオードを通してながれるので、FETQ4はオフでもよい。これを図5

(b)の中の破線Aで示す。

【0043】期間T3では、FETQ1とFETQ3がオン状態で、端子TM4の電圧は端子TM3に供給されるデータベースパルス電圧とデータパルス電圧の和の直流電圧の値V3に等しくなる。この時FETQ1はオフになっていても構わない。この状態を破線Bで示した。

【0044】期間T4ではFETQ1とFETQ4とがオンとなり、端子TM4の電圧は端子TM2に供給されるデータベース電圧値V2に等しくなる。この時電流はFETQ1の寄生ダイオードを通してながれるので、FETQ1はオフでもよい。これを図5(b)の中の破線Cで示す。このようにして、図1および図4に示した駆動波形を作ることができる。

【0045】なお、PチャネルFETQ1、およびNチャネルFETQ3は複数の走査電極を駆動する回路に共通としてもよい。この場合を図6に示した。本発明の駆動方法に用いる駆動回路の他の例を示した図6を参照すると、端子TM12におよび端子TM11間にFETQ11およびFETQ12が直列接続され、この直列接続点と端子TM13との間にFETQ13およびFETQ14の直列接続回路とFETQ15およびFETQ16の直列直接接続回路とが並列状態で接続され、FETQ14のドレインが端子TM14に、FETQ15のドレインが端子TM15にそれぞれ接続されて構成されている。なお、図5における端子とはTM1とTM11、TM2とTM12、TM3とTM13、TM4とTM14又はTM15がそれぞれ対応する。

【0046】端子TM11は基準電圧のレベルに、端子TM12はデータベースパルスの電圧を与える直流電源に、端子TM13はデータベースパルスとデータパルスの電圧値の和を与える直流電源に、端子TM14および端子TM15はそれぞれの走査電極に接続される。動作は図5の回路と同様であるので説明は略する。

【0047】また、図1および図4に示した波形を作るには、図7に示す回路を用いることもできる。本発明の駆動方法における駆動回路のさらに他の例を示した図7(a)を参照すると、FETQ21とダイオードD21およびD22とFETQ24とが直列接続されFETQ21およびQ24の他端は端子TM22に共通接続される。ダイオードD21およびD22の直列接続点は、端

子TM23および端子TM21間に直列接続されたFETQ23およびFETQ22のドレインとともに端子TM24に共通接続されて構成されている。なお、図5における端子とはTM1とTM21、TM2とTM22、TM3とTM23、TM4とTM24がそれぞれ対応する。この回路の一群が1つの走査電極に接続される。端子TM21は基準電圧のレベルに、端子TM22はデータベースパルスの電圧を与える直流電源に、端子TM23はデータベースパルスとデータパルスの電圧値の和を与える直流電源に、端子TM24はそれぞれの走査電極に接続される。

【0048】図7(b)に、それぞれのFETのオン、オフのタイミングと端子TM24に現れる出力電圧の関係を示した。以下では指定しないFET以外はオフになっているものとする。

【0049】期間T21では、FETQ22がオンとなっており、端子TM24の電圧は端子TM21に供給される基準電圧に等しい。このとき、FETQ24はオンになっていても差し支えない。これを図7(b)の中の破線Aで示す。

【0050】期間T22ではFETQ21がオンとなり、端子TM24の電圧は、端子TM22に供給される直流のデータベースパルス電圧の値V2に等しくなる。この時FETQ24はオンでも差し支えない。これを図7(b)の中の破線Bで示す。

【0051】期間T23では、FETQ23がオン状態で、端子TM24の電圧は、端子TM23に供給されるデータベースパルス電圧とデータパルス電圧の和の直流電圧の値V3に等しくなる。この時FETQ21はオンになっていても構わない。この状態を破線Cで示した。

【0052】期間T24ではFETQ24がオンとなり、端子TM24の電圧は、端子TM22に供給されるデータベース電圧値V2に等しくなる。このときFETQ21はオンでもよい。これを破線Dで示す。このようにして、図1および図4に示した駆動波形を作ることができる。

【0053】なお、以上で説明した回路素子としては、FETでなくともバイポーラトランジスタなどのスイッチ機能を持つ素子であれば何を用いてもよい。

【0054】なお、以上の実施例で上げた数値は、本発明の効果を事例に即して説明するために上げたものであるから、これらの数値は本発明の適応範囲を限定するものではないことは言うまでもない。特にデータベースパルス8の値については、パネルの構造寸法や、放電ガスおよび保護層により当然変化する。また、これらの条件は同じでも、個々のパネルによってもばらつきがあるから、それらに合わせて設定するものである。

【0055】また、ここでは図8および図9に示したような、いわゆる3電極型のACメモリ面放電型のプラズマディスプレイパネルに本発明の駆動方法を適用した場

合を述べた。しかし、本発明はこれに限らず、例えば対向2電極型のACメモリ型のプラズマディスプレイパネルなど、他のパネル構造を持つACメモリ型プラズマディスプレイパネルの駆動にも適用できることは言うまでもない。

#### 【0056】

【発明の効果】以上述べたように、本発明のプラズマディスプレイパネルの駆動方法によれば、複数のデータパルスに共通にデータベースパルスを重畳させることにより、データ電極に供給するデータ書き込みのためのパルス電圧を、書き込み放電が確実に起こる高い値に設定できる。これにより、確実な書き込み放電を起こしつつ、データパルスのための電力消費を大きく低減できる。しかも、データベースパルスの充放電回数は、データパルスの数よりはるかに少なくできるので、データパルス、およびデータベースパルスよりなる、データの書き込みに要する消費電力を従来より大きく低減できる。これにより、総合的な電力消費を低くできるプラズマディスプレイパネルの駆動方法が得られ、エネルギー資源を節約することができ、工業上非常に有用である。

【0057】また、データベースパルスを用いることで、データパルスの電圧を従来より低く設定することができ、データ書き込み時の2次放電を抑制することができる。その結果、書き込み放電から維持放電への移行を確実にすることができ、表示品位の高い画像表示を行えるようになり、プラズマディスプレイパネルの駆動特性を大きく改善できる。

#### 【図面の簡単な説明】

【図1】本発明の駆動方法の第1の実施例の電圧波形を示す図である。

【図2】(a) 本発明の駆動方法の原理図である。

(b) 本発明の駆動方法の他の原理図である。

【図3】本発明の駆動方法におけるデータベースパルスの電圧設定を示す図である。

【図4】本発明の駆動方法の第2の実施例を示す図である。

【図5】本発明の駆動方法に用いる駆動回路の一例を示す図である。

【図6】本発明の駆動方法に用いる駆動回路の他の例を示す回路図である。

【図7】本発明の駆動方法に用いる駆動回路のさらに他の例を示す回路図である。

【図8】(a) プラズマディスプレイパネルの平面図である。(b) 図8(a)に示したプラズマディスプレイパネルの断面図である。

【図9】電極配置に注目したプラズマディスプレイパネルの構成図である。

【図10】走査と維持を分離したサブフィールド方式の説明用の図である。

【図11】図10の詳細な駆動電圧波形および発光波形を示す図である。

【図12】走査と維持が混合されたサブフィールドの説明用の図である。

【図13】図12の詳細な駆動電圧波形図である。

#### 【符号の説明】

1, 2, 31, 32 維持パルス

3, 33 走査パルス

4, 34 データパルス

5, 35 消去パルス

6, 36 予備放電パルス

7, 37 予備放電消去パルス

8 データベースパルス

10 プラズマディスプレイパネル

11 第1絶縁基板

12 第2絶縁基板

13a, C<sub>1</sub>, C<sub>2</sub>, ..., C<sub>n</sub> 維持電極

13b, S<sub>1</sub>, S<sub>2</sub>, ..., S<sub>n</sub> 走査電極

13c 金属電極

14, D<sub>1</sub>, D<sub>2</sub>, ..., D<sub>n-1</sub>, D<sub>n</sub> 列電極

15 放電ガス空間

16 隔壁

17 蛍光体

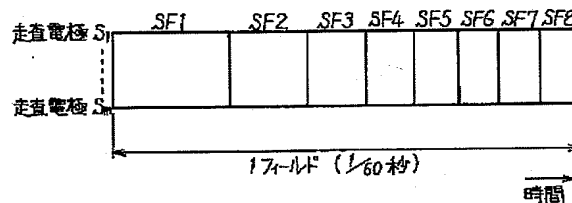
18a, 18b 絶縁層

19 保護層

20 画素

21 シール部

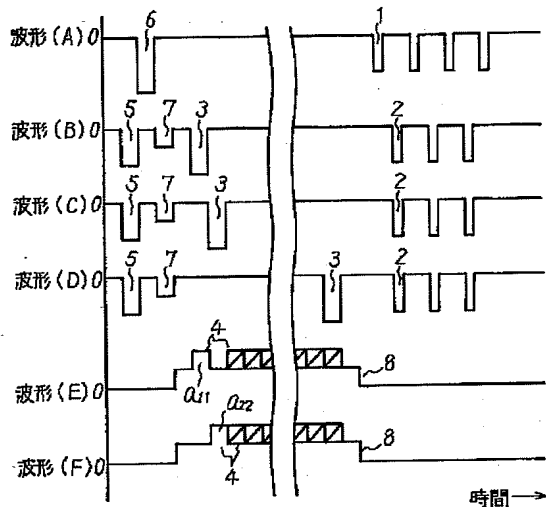
【図10】



SF1~SF8 サブフィールド

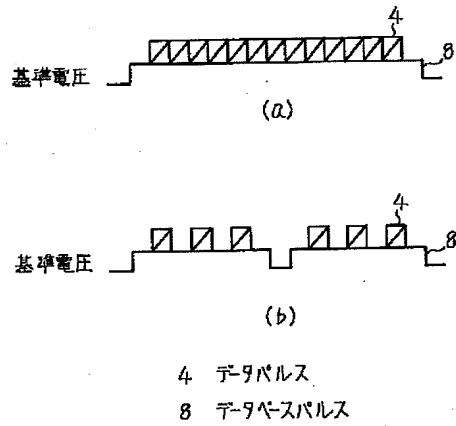


【図1】

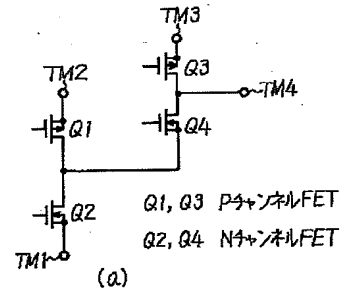


- 1, 2 維持パルス  
3 定置パルス  
4 データパルス  
5 消去パルス  
6 予備放電パルス  
7 予備放電消去パルス  
8 データベースパルス  
波形(A) 維持電極 $C_1, C_2, \dots, C_m$ に印加する電圧波形  
波形(B) 定置電極 $S_1$ に印加する電圧波形  
波形(C) 定置電極 $S_2$ に印加する電圧波形  
波形(D) 定置電極 $S_m$ に印加する電圧波形  
波形(E) 列電極 $D_1$ に印加する電圧波形  
波形(F) 列電極 $D_2$ に印加する電圧波形

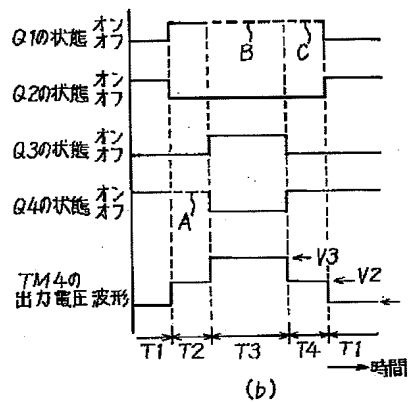
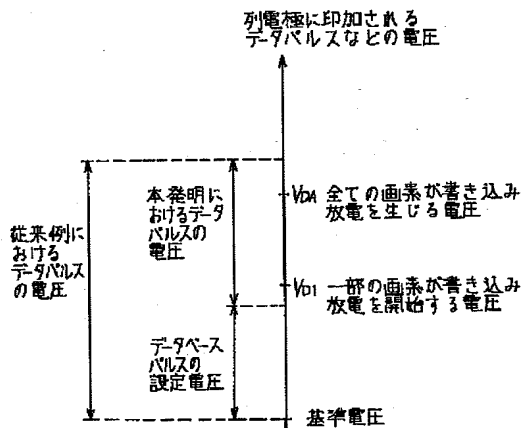
【図2】



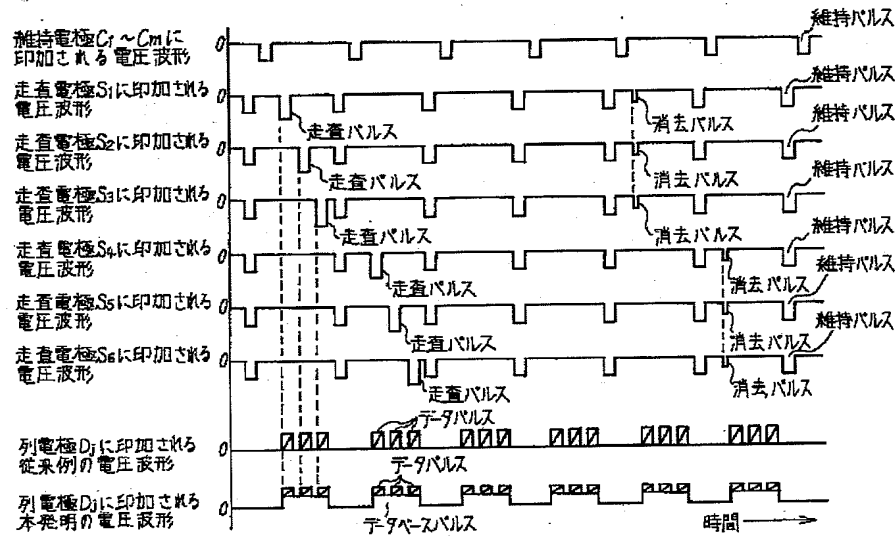
【図5】



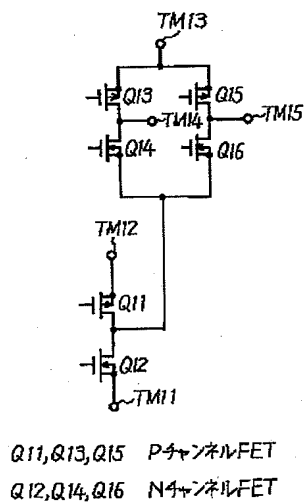
【図3】



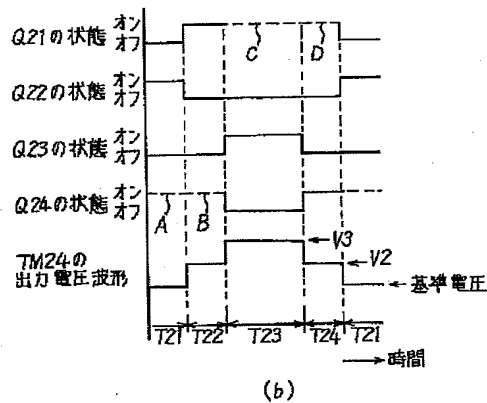
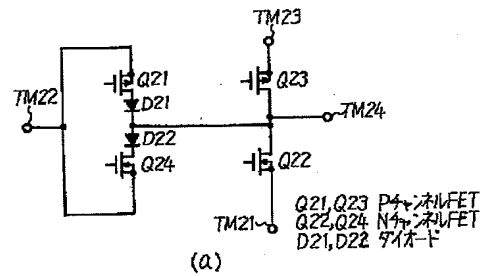
【図4】



【図6】



【図7】



V2 端子TM22に印加されるデタバスパルス電圧値

V3 端子TM23に印加されるデタバスパルス電圧とデタバスパルス電圧の和の電圧値

【图9】

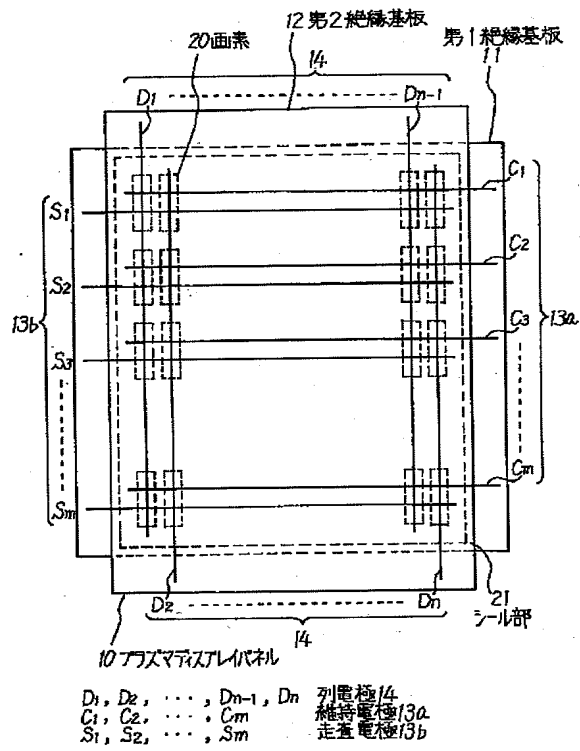
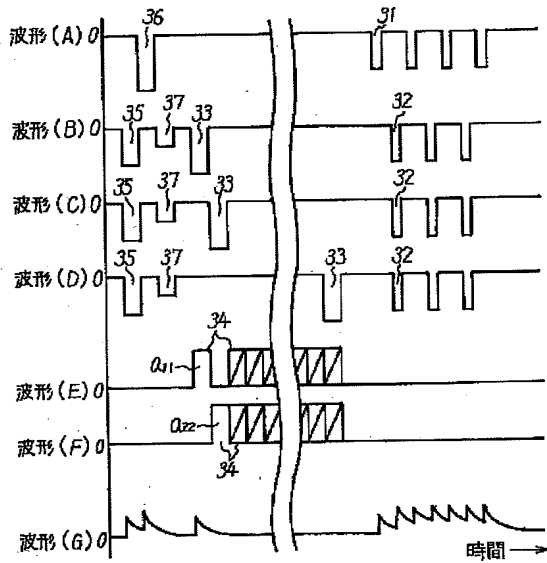


Figure 1 is a diagram illustrating the relationship between the number of sub-frames and the number of frames. The top part of the diagram shows a sequence of sub-frames labeled  $S_1, S_2, S_3, \dots, S_m$ . The bottom part shows a sequence of frames labeled  $T_1, T_2, T_3, T_4, T_5, T_6$ . The total duration is labeled "1フィールド" (1 field). The diagram illustrates how sub-frames are mapped to frames over time. The sub-frames are grouped into two main sections: "発光時間" (Emission Time) and "非発光時間" (Non-emission Time). The "発光時間" section includes sub-frames  $S_1, S_2, S_3, \dots, S_m$  and is associated with the label "走査電極" (Scanning Electrode). The "非発光時間" section includes sub-frames  $S_4, S_5, S_6, \dots, S_m$  and is associated with the label "消去タイミング" (Elimination Timing). The "発光時間" section is further divided into sub-intervals labeled  $32L, 16L, 8L, 4L, 2L, L$ . The "非発光時間" section is divided into sub-intervals labeled  $T_1, T_2, T_3, T_4, T_5, T_6$ . The "発光時間" section is also labeled "消去タイミング" (Elimination Timing). The "非発光時間" section is labeled "消去タイミング" (Elimination Timing). The "発光時間" section is labeled "消去タイミング" (Elimination Timing). The "非発光時間" section is labeled "消去タイミング" (Elimination Timing).

【図11】



- 31, 32 維持パルス  
 33 走査パルス  
 34 データパルス  
 35 消去パルス  
 36 予備放電パルス  
 37 予備放電消去パルス  
 波形(A) 維持電極  $C_1, C_2, \dots, C_m$  に印加する電圧波形  
 波形(B) 走査電極  $S_1$  に印加する電圧波形  
 波形(C) 走査電極  $S_2$  に印加する電圧波形  
 波形(D) 走査電極  $S_m$  に印加する電圧波形  
 波形(E) 列電極  $D_1$  に印加する電圧波形  
 波形(F) 列電極  $D_2$  に印加する電圧波形  
 波形(G) 画素  $a_{11}$  の発光波形

【図13】

